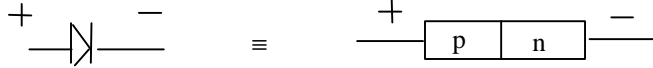


2.2 pn-Übergang

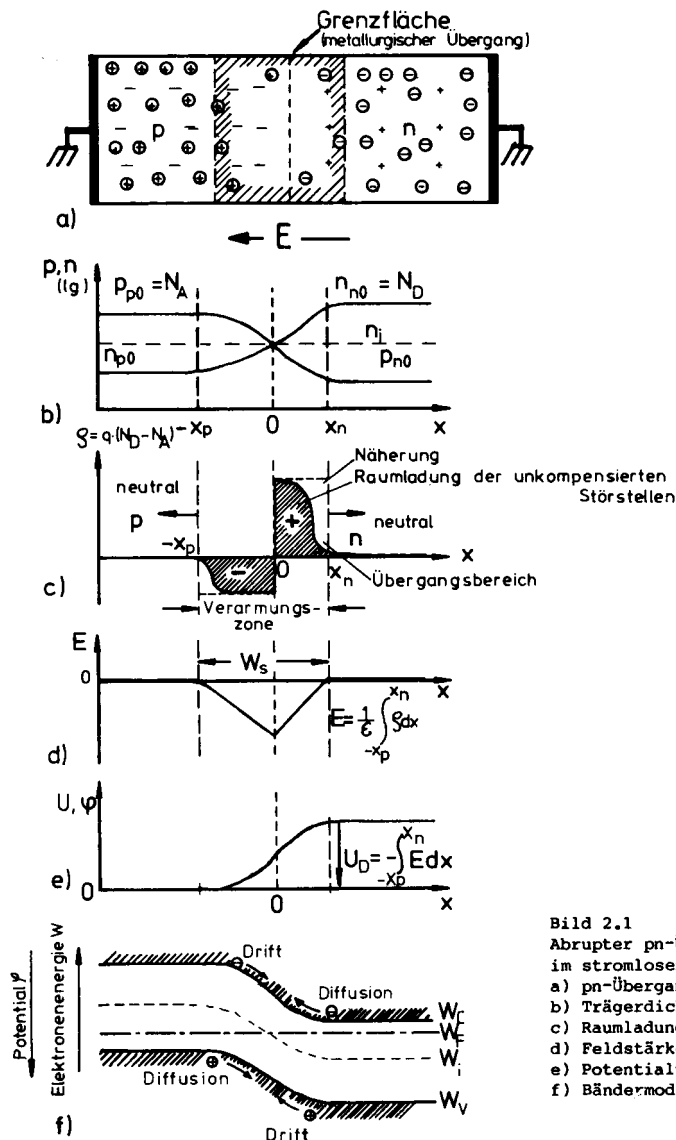
Der pn-Übergang ist das wichtigste Aufbauelement in Halbleiterschaltungen. Er besitzt die Eigenschaft, daß er je nach angelegter Spannungsrichtung den Stromfluß wie bei einem Ventil in der einen Richtung frei fließen läßt und er ihn in der anderen Richtung sperrt.

pn-Übergang in Flußrichtung:



In Sperrrichtung wirkt der pn-Übergang wie eine - spannungsabhängige - Kapazität.

Die folgenden Abbildungen aus [Paul] zeigen die Verhältnisse für einen abrupten pn-Übergang im stromlosen Zustand.



$$U_D = - \int_{-x_p}^{x_n} E(x) dx = U_T \ln \frac{N_A N_D}{n_i^2} = \frac{1}{2} E_{\max} W$$

$$U_T = \frac{kT}{e} \quad (=26mV \text{ bei } 300K)$$

für Dotierung im Bereich $10^{14} \dots 10^{18} \text{ cm}^{-3}$
 ist $U_D = 0,8 \dots 1,1V$

$$W = \sqrt{\frac{2e_{Si} e_0 U_D}{e} \left(\frac{1}{N_A} + \frac{1}{N_D} \right)}$$

$$C_j = e_{Si} e_0 \frac{A_j}{W}$$

Bild 2.1
 Abrupter pn-Übergang
 im stromlosen Zustand
 a) pn-Übergang
 b) Trägerdichte,
 c) Raumladungsdichte
 d) Feldstärke
 e) Potentialverteilung
 f) Bändermodell



Sperrichtung

Wird an den pn-Übergang eine äußere Spannung in Sperrichtung angelegt, so vergrößert sich die Weite der Raumladungszone (RLZ), die innere Feldstärke steigt und die Raumladungskapazität nimmt umgekehrt proportional zur Wurzel aus der Spannung ab. In obigen Formeln ist U_D durch $U_D + |U_{\text{sperr}}|$ zu ersetzen. Es fließt ein geringer Strom, der von den - in die Raumladungszone diffundierenden - Minoritätsladungsträgern herrührt (Sättigungsstrom). Die Stromdichte des Sättigungsstromes liegt im Bereich $10^{-9} \dots 10^{-11} \text{ A mm}^{-2}$.

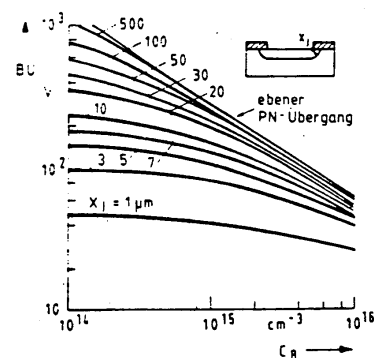
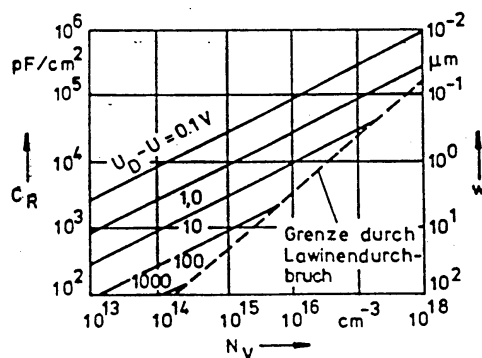
Durchbruchspannung: Wird die Sperrspannung so groß, daß durch die innere Feldstärke Doppelbindungen im Siliziumkristallgitter aufbrechen kann (bei ca. $30 \text{ V}/\mu\text{m}$), so werden ELP erzeugt, die im Feld getrennt werden und nach Lawinenmultiplikation zu einem starken Stromfluß führen (Lawinendurchbruch). Bei hochdotierten pn-Übergängen kann es schon vor der Grenze zum Lawinendurchbruch zu einem Durchbruch aufgrund des Tunneleffektes kommen. Sofern der Stromfluß durch einen (evtl. äußeren) Schutzwiderstand begrenzt bleibt, kommt es beim Durchbruch aber nicht zu einer Zerstörung der Diode (reversibler Durchbruch).

Realer pn-Übergang

Bei der Diffusion oder Implantation der n-Gebiete für einen n-Kanal MOSFET werden Donatoren in ein niedrig p-dotiertes Substrat eingebracht. Die Dotierung des n-Gebietes liegt dann meist um Zehnerpotenzen höher als die des Substrates. In diesem Fall erstreckt sich die RLZ i.w. nur in das niedrig dotierte Gebiet: **einseitiger n⁺p-Übergang**. Außerdem stellt sich im Übergangsbereich zwischen p und n-Dotierung ein Konzentrationsprofil ein. Je nach Steilheit dieses Übergangs spricht man von **abruptem** Übergang oder Übergang mit **graded profile**. Schließlich entsteht bei der Herstellung eines diffundierten oder implantierten Gebietes durch eine Oxidmaske (selektive Diffusion) eine latere Diffusion. Der pn-Übergang weist an diesen Stellen eine Krümmung auf, was zu einer Erniedrigung der Durchbruchspannung führt. Die folgenden Abbildungen zeigen Raumladungsweite, Sperrschichtkapazität und Durchbruchspannung für einen einseitig abrupten pn-Übergang in Si in Abhängigkeit von der Doteirkonzentration der niedriger dotierten Seite, N_V bzw. C_B .

Man beachte, daß

- die Sperrspannung mit zunehmender Dotierung abnimmt
- die Weite der Raumladungszone für geringe Sperrspannungen und mittlere Dotierung ($N_V = 10^{16} \text{ cm}^{-3}$, $U_D - U = 10 \text{ V}$) im Bereich von $1 \mu\text{m}$ liegt, aber für niedrige Dotierungen und hohe Sperrspannungen auf über $10 \mu\text{m}$ ansteigen kann.

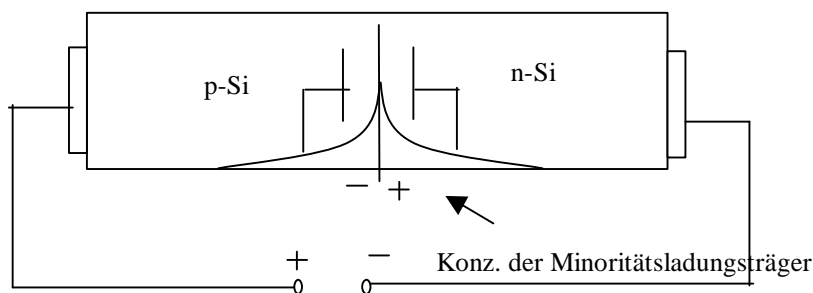


Flußbereich

Im **Flußbereich** steigt der Strom exponentiell mit der angelegten Spannung an. Damit nennenswerter Strom fließt, muß die durch die Diffusionsspannung gebildete Potentialbarriere zwischen p und n-Bereich weitestgehend abgebaut sein. Das ist für die „Schleusenspannung“ von 0,5 bis 0,7 V der Fall. Bei den anderen wichtigen Halbleitern ergeben sich entsprechend den anderen Bandabständen für die Schleusenspannung folgende Werte: Ge 0,2V... 0,4 V, GaAs 1,3... 1,5 V, GaAsP 1,6...2,2 V.

Speicherkapazität

Wenn an die Diode eine Spannung in Flußrichtung angelegt ist, werden Elektronen vom n-Gebiet über die Grenze in das p-Gebiet geschwemmt und umgekehrt Löcher aus dem p-Gebiet in das n-Gebiet. Dort sind die Ladungsträger jeweils Minoritätsladungsträger und ihre Konzentration nimmt in Richtung zum Kontakt aufgrund von Rekombination exponentiell ab. Ist ihre Konzentration am Kontakt bereits vernachlässigbar gegenüber den Majoritätsladungsträgern, so spricht man von einer „langen Diode“, andernfalls von einer „kurze Diode“. Die injizierten Minoritätsladungsträger bilden eine Raumladungszone. Die zugehörige Kapazität heißt Diffusions- oder Speicherkapazität [].

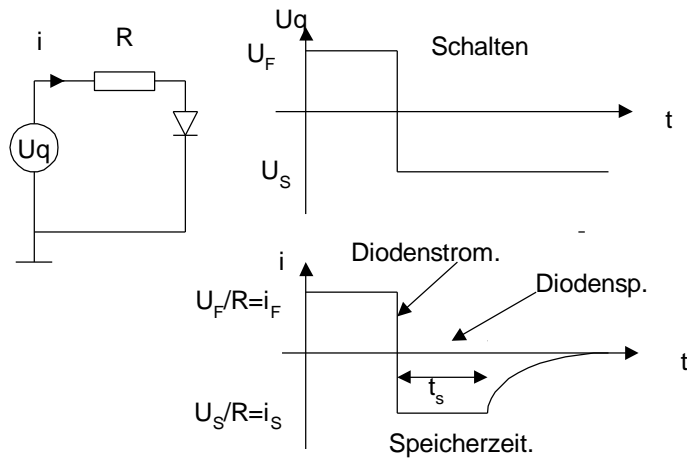


Diffusions- oder Speicherkapazität einer langen Diode in Flußrichtung:

$$C_s = \frac{i}{nU_T} \tau$$

Dabei ist i der Strom durch die Diode und τ die Lebensdauer der dominierenden Minoritätsladungsträgerorte. Wird die Diode von Flußrichtung in Sperrichtung umgepolt, so müssen zuerst die Minoritätsladungsträger aus der Raumladungszone diffundieren, bevor die Diode sperrt.





Nach dem Umschalten der Spannung von Fluß- in Sperrrichtung geht der Strom durch die Diode nicht sofort auf Null zurück, sondern fließt zunächst für die Speicherzeit t_s in umgekehrter Richtung. Während dieser Zeit diffundieren die Minoritätsladungsträger aus der Raumladungszone.

$$t_s = \tau \ln \frac{i_F - i_S}{-i_S}$$

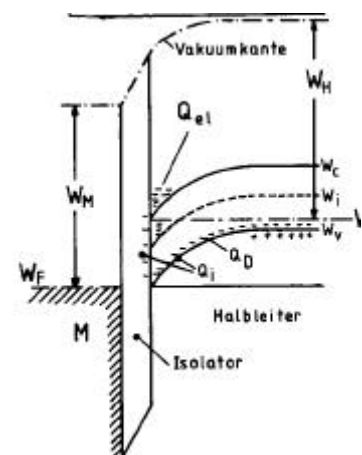
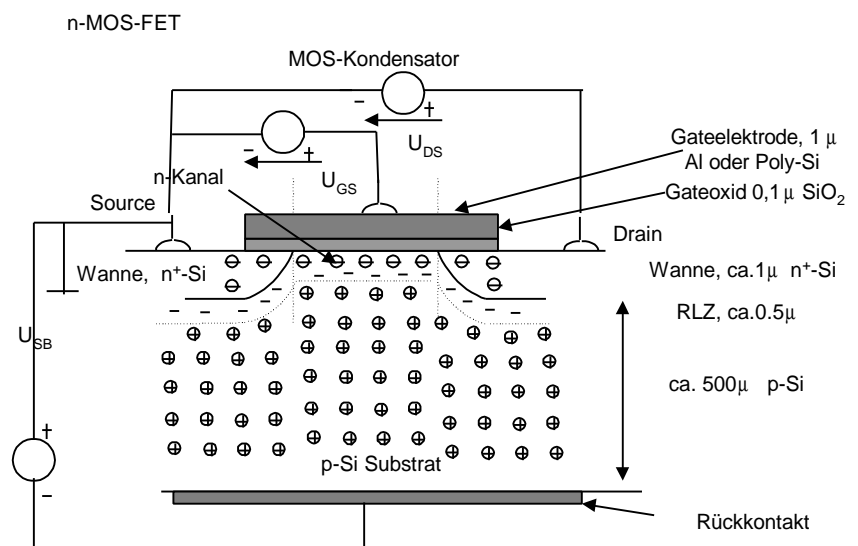
2.3 MOS-Kondensator und Feldeffekt

Der n-Metall-Oxid-Halbleiter-Feldeffekt-Transistor (n-MOS-FET) besteht aus einem p-Substrat Material und zwei n-dotierten Gebieten, die Source (Quelle) und Drain (Senke) genannt werden. Zwischen den n-Gebieten befindet sich der MOS-Kondensator, der aus dem Substratmaterial, einer darauf aufgebrachtten dünnen Oxidschicht und einer darüber liegenden Metallschicht, der sog. Steuerelektrode (Gate), gebildet wird. Der Stromfluß zwischen Source und Drain kann durch eine zwischen Source und Gate angelegte Spannung $U_{GS} > 0$ gesteuert werden.

Das Source-Gebiet und das Drain-Gebiet sind durch die Raumladungszone der n+p-Übergänge, die beide sperren, zum Substrat hin isoliert.

Wird an das Gate eine positive Spannung angelegt und erhöht, so entsteht ab der Schwellenspannung U_{th} (in der Praxis meist um 1 V) im Halbleiter unter dem Oxid ein n-leitender Kanal, der zum Substrat hin einen np-Übergang bildet und eine leitende Verbindung zwischen dem Source- und dem Drain-Gebiet herstellt. In der Abbildung sind die Verhältnisse mit ungefähren Angaben der Schichtdicken dargestellt.

Vereinfacht läßt sich die Bildung des leitfähigen n-Kanals so erklären: mit der positiven Gatespannung wird im Halbleiter unterhalb des Oxids ein elektrisches Feld erzeugt, das die positiv geladenen Majoritätsladungsträger (Löcher) von der Oberfläche wegdrängt. Wenn das Feld ausreichend groß ist können auch die negativ geladenen Minoritätsladungsträger (Elektronen) in gleich großer Konzentration wie die der Löcher zur Oberfläche hin gezogen werden. Dann hat sich der Leitungstyp des Halbleiter an der Oberfläche von p nach n gewandelt (Inversion). Es hat sich somit ein n-leitender Kanal gebildet, der durch einen np-Übergang mit RLZ zum Substrat hin isoliert ist.



Eine exaktere Erläuterung der Verhältnisse ist mit Hilfe des Bändermodells möglich (Siehe nebenstehende Abb.). Das Oxid (Isolator) ist durch eine breite verbotene Zone von $W_g > 7$ eV gekennzeichnet, die sowohl für die Elektronen wie auch die Löcher im Halbleiter eine Barriere darstellt. Die Spannung der Gateelektrode teilt sich auf das Oxid und den Halbleiter auf. (schräg verlaufende Bandkanten bedeuten Potentialgradienten und diese ein elektrisches Feld). Wird die Leitungsbandkante W_c durch das externe Gatepotential an der Oberfläche des Halbleiters unter das Fermi-niveau gedrückt, so kann dort die Dichte der Elektronen so groß wie die der Löcher werden (\rightarrow Inversion).

Bei der technischen Herstellung des MOS-Kondensators werden sowohl im Oxid wie auch an der Halbleiteroberfläche in geringem Maße Ladungen (geladene Atome = Ionen) eingebaut. Diese führen dazu, daß



auch schon ohne äußere Gatespannung eine Bandverbiegung vorliegt. Erst durch Anlegen einer geeigneten äußeren Spannung (-0,1...+0,2 V) wird diese Bandverbiegung rückgängig gemacht : U_{FB} = Flatbandspannung.

Einsatzspannung (threshold voltage U_{th}) :

$$U_{th,n} = U_{FB} - 2\Phi_F + \frac{Q_b'}{C_{ox}'}$$

darin ist Φ_F das elektrostatische Potential des p-Typ Substrates

$$\Phi_F = -U_T \ln \frac{N_A}{n_i} \quad (= -0,29mV \quad \text{für} \quad N_A = 10^{15} cm^{-3})$$

und Q_b' der Wert der (negativen) Ladungsdichte in der RLZ

$$Q_b' = \sqrt{2eN_A \epsilon_{Si} \epsilon_0 | -\Phi_F |}$$

und C_{ox}' die flächenbezogene Kapazität der Oxidschicht

$$C_{ox}' = \frac{\epsilon_{ox} \epsilon_0}{d_{ox}}$$

Man erkennt die technologisch veränderbaren Einflußfaktoren zur Einstellung der Schwellenspannung:

$$\begin{aligned} U_{th} &\propto d_{ox} \\ U_{th} &\propto 1/\epsilon_{ox} \\ U_{th} &\propto \sqrt{N_A} \end{aligned}$$

Zusätzlich ist es noch möglich dem Substrat eine negative Vorspannung gegenüber dem Source-Gebiet zu geben: U_{SB} . (source –base). Dadurch ändert sich der Wert der Ladungsdichte in der Raumladungszone entsprechend:

$$Q_b' = \sqrt{2eN_A \epsilon_{Si} \epsilon_0 | -\Phi_F + U_{SB} |}$$

Die Einsatzspannung ist dann ungefähr proportional zur Substratvorspannung

$$U_{th} \propto \sqrt{U_{SB}}$$



2.4 Metall-Halbleiter-Übergang

In der integrierten Schaltung müssen dotierte Halbleitergebiete mit Leiterbahnen verbunden werden. An den Stellen, wo die Leiterbahn mit dem Halbleiter verbunden werden soll, treffen Metall und Halbleitermaterial aufeinander

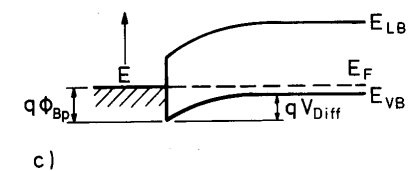
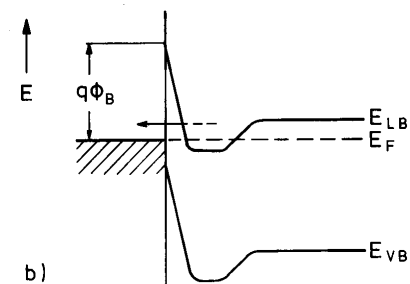
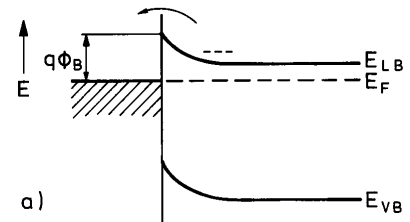
Ein Metall-Halbleiter-Übergang weist nicht notwendigerweise ‚ohmsche-Charakteristik‘ ($U=RI$ mit konstantem R für $U>0$ und $U<0$) auf, wie sie für einen guten Kontakt notwendig ist, in einigen Fällen ergibt sich aufgrund einer Raumladungszone an der Metall Halbleitergrenze eine Dioden-ähnliche nichtlineare Kennlinie (Schottky-Kontakt).

In der Abb a ist ein Schottky-Kontakt gezeigt, der sich bildet, wenn auf schwach dotiertes n-Silizium Substrat Aluminium aufgebracht wird.

Die Elektronen können leichter das n-Silizium in Richtung Metall verlassen als es in umgekehrter Richtung für die Metallelektronen der Fall ist. Dadurch baut sich an der Grenzfläche eine Raumladungszone (\rightarrow Potentialbarriere für Elektronen) auf, die bei kleiner negativer oder positiver äußerer Spannung den Übertritt von Elektronen in Richtung Metall verhindert.

Um in der integrierten Schaltung bei dieser Kombination ‚ohmsches Verhalten zu erreichen, werden die n-Typ- Halbleitergebiete relativ hoch dotiert und die Al-Schicht nachfolgend getempert (einige Minuten bei $450\text{ }^\circ\text{C}$ aufgeheizt) Dabei diffundieren etwas Al in den Halbleiter. Die Halbleiterzone direkt unter der Oberfläche wird dadurch noch höher dotiert. Die Barriere wird somit sehr ‚dünn‘. Sie wird für die Elektronen aufgrund des Tunneleffektes durchlässig (Abb.b).

Bei dem Anschluß von schwach p-dotiertem Halbleiter an Aluminium oder Gold (für Rückkontakt) ergibt sich wegen des nach unten gebogenen Bandes kein sperrender Kontakt: Die Elektronen im Halbleiter (Minoritätsladungsträger) werden durch das Feld der Raumladungszone in das Metall transportiert (Abb.c).



2.5 MOS-Feldeffekt-Transistor

Typen:

Siehe Abbildung aus [Paul] links.

Neben dem in Abschnitt 2.3 beschriebenen n-Kanal MOSFET (2. von oben) gibt es auch einen p-Kanal MOSFET (4. von oben). Dabei sind die Dotierungen invers zum n-Transistor. Die Polaritäten der für den Betrieb notwendigen Spannungen sind ebenfalls gegenüber dem n-MOSFET invertiert (+ → -). Zu jedem dieser beiden sogenannten selbstsperrenden Typen (engl. normally off oder Anreicherungstyp engl. enhancement-type) gibt es auch noch je einen selbstleitenden Typ (engl. normally on, oder Verarmungstyp, engl. depletion type). Bei diesen Typen ist Source und Drain durch eine flache diffundierte Zone gleichen Dotierungstyps wie Source und Drain verbunden. Beim n-Kanal MOSFET vom Verarmungstyp (1. von oben) wird durch eine negative Schwellenspannung diese Verbindungszone in ihrem Ladungsträgertyp invertiert und der Transistor so zum Sperren gebracht. Der p-Kanal MOSFET vom Verarmungstyp (3. von oben) funktioniert mit invertierten Dotierungen und Spannungen entsprechend.

Die ersten integrierten Schaltungen wurden in p-Kanal Technik (p-Kanal Transistoren, (PMOS-Technologie) aufgebaut, da auf n-dotiertem Si- Substrat die Herstellung von stabilen (ladungsfreien) dünnen Gate-Oxidschichten besser funktionierte als bei der Verwendung von p-dotiertem Substrat. Erst mit verbesserter Technik (Reinraumtechnologie, verbesserte Reinigungsverfahren) konnte auch die n-Kanal -Technik (NMOS-Technologie) beherrscht werden. Die NMOS-Technologie wurde dann beibehalten, da sie gegenüber der PMOS Technologie folgende Vorteile aufweist

positive Betriebsspannungen

höhere Schaltgeschwindigkeit ($\mu_n \approx 2 \mu_p$)

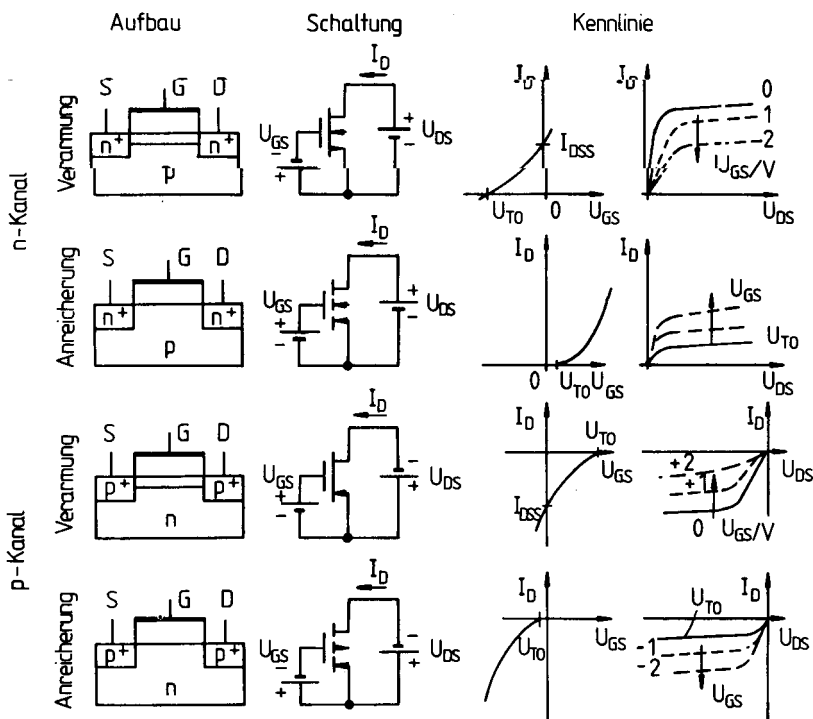


Abbildung 2.5-1: Selbstsperrende (Anreicherung) und selbstleitende (Verarmung) MOSFET-Typen

Grundsätzliche Unterschiede zwischen MOSFET und Bipolar-Transistor:

	<i>Bip. Transistor</i>	<i>MOSFET</i>
<i>Eingangswiderstand</i>	niederohmig	sehr hochohmig, kapazitiv
<i>Ausgangswiderstand</i>	hochohmig	niederohmig
<i>zu steuernder Ladungsträgertyp</i>	Minoritätsladungsträger	Majoritätsladungsträger



Sowohl MOSFET wie auch Bipolar Transistor können durch eine Vierpol-Ersatzschaltung mit Eingangs- und Ausgangsklemmen gekennzeichnet werden. Beim Bipolar Transistor besitzen die Eingangsklemmen einen niederohmigen Eingangswiderstand, der Ausgangswiderstand ist dagegen hochohmig. Durch einen kleinen Strom (Basisstrom) mit niedriger Leistung kann ein großer Strom (Emittor-Kollektorstrom) mit großer Leistung im Ausgangskreis gesteuert werden. Der Steuerstrom wird von Minoritätsladungsträgern gebildet. Bei Schaltvorgängen folgt der Ausgangsstrom dem Steuerstrom erst nachdem die Minoritätsladungsträger aus der aktiven Zone heraus diffundiert sind. Dies bedeutet eine Einschränkung in der Schaltgeschwindigkeit. Dagegen erfolgt im MOSFET die Steuerung des Drain-Source-Stromes über das Gate-Potential (hoher Eingangswiderstand). Die Ladungsträger im Kanal sind Majoritätsladungsträger und folgen deshalb auch unverzüglich dem Gate und dem Source-Drain- Potential. Wegen des geringen Ausgangswiderstandes (Source-Drain Widerstand) ist die verarbeitbare elektrische Leistung im Ausgangskreis beim FET geringer als beim Bipolar Transistor.

n-Kanal MOSFET vom Verarmungstyp

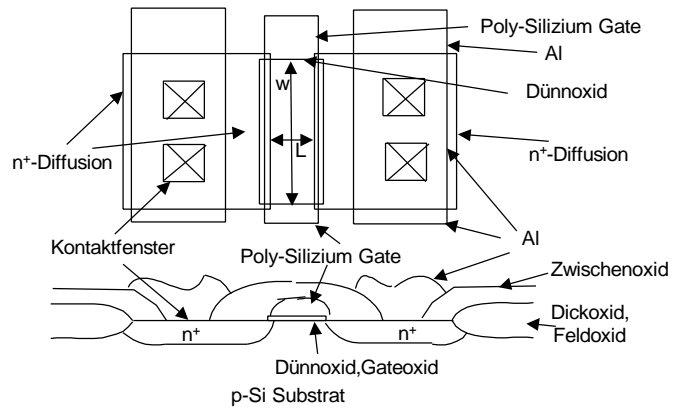
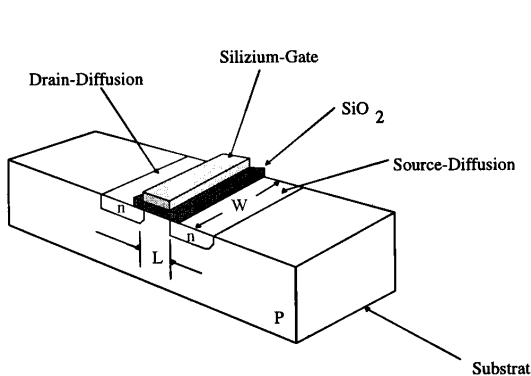


Abbildung 2.5-3 Aufbau des n-Kanal MOSFET

Abbildung 2.5-2: Schichtaufbau des n-MOSFET in Aufsicht und Schnitt

Das Potential des Drain liegt beim n-MOSFET immer höher (positiver) als das Substrates. Source liegt auf Masse. Das Bauelement ist symmetrisch aufgebaut. Erst nach Anschluß der elektrischen Spannungen ergibt sich die Definition von Source und Drain. Source ist das Diffusionsgebiet, von dem die Ladungsträger ausgehen.

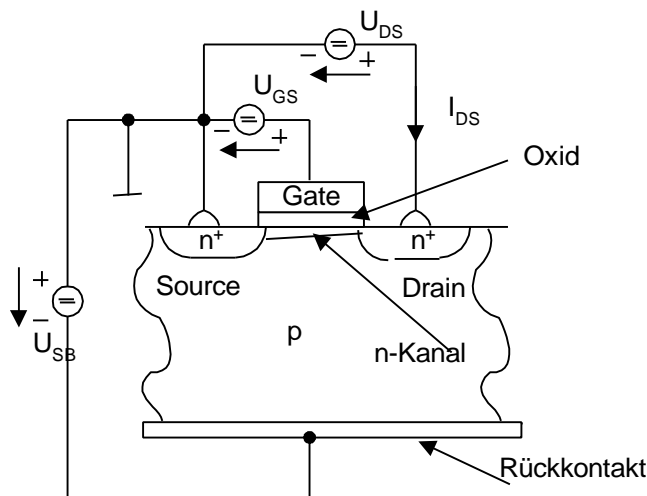


Abbildung 2.5-4: Anschluß der Spannungsquellen an n-MOSFET



Die Darstellung der elektrischen Eigenschaften erfolgt in zwei Kennlinienfeldern:

- $I_{DS} = f(U_{GS}; U_{DS} = \text{konst, klein})$ und
- $I_{DS} = f(U_{DS}; U_{GS} = \text{Parameter})$

Beispiele für $I_{DS} = f(U_{GS})$ siehe Abb. zu Beginn des Abschnitts. Im $I_{DS} = f(U_{DS})$ Kennlinienfeld (siehe links) erkennt man, daß zunächst der Drain-Source Strom wie bei einem Widerstand proportional der Drain-Source-Spannung ist (**linearer, Widerstands-Bereich**) und dann aber davon nicht mehr beeinflusst wird (**Sättigungsbereich**).

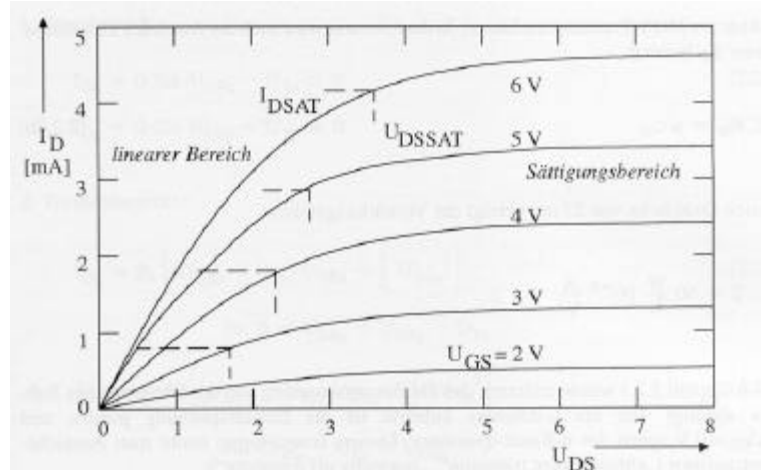


Abbildung 2.5-5: Kennlinienfeld des n-MOSFET: Draistrom als Funktion der Drain-Source-Spannung mit Gate-Source-Sp. (Steuersp.) als Parameter

einfache Modellgleichungen

$$\text{aus:} \quad U_{GS} - U_{th} < 0 \Rightarrow I_{DS} = 0$$

$$\text{Sättigung:} \quad U_{DS} > U_{GS} - U_{th} > 0 \Rightarrow I_{DS} = \frac{b_n}{2} (U_{GS} - U_{th})^2$$

$$\text{linear:} \quad 0 < U_{DS} < U_{GS} - U_{th} \Rightarrow I_{DS} = b_n \left[(U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right]$$

$$\text{mit Verstärkungsfaktor } b_n = \frac{m_n \cdot e_{ox} \cdot e_0}{d_{ox}} \cdot \frac{w}{L} \quad (20 \dots 30 \frac{mA}{V^2})$$

$$\text{mit der Prozeßkonstante } k_p = \frac{m_n \cdot e_{ox} \cdot e_0}{d_{ox}} \quad \text{und dem Geometriefaktor } = \frac{w}{L}$$

Diese Gleichungen gelten sowohl für den Anreicherungstyp (selbstsperrend) wie auch für den Verarmungstyp (selbstleitend). Für die p-MOSFET-Typen können die Gleichungen ebenfalls verwendet werden, wobei dann anstelle U_{DS} der Betrag $|U_{DS}|$ und anstelle $U_{GS} - U_{th}$ der Betrag $|U_{GS} - U_{th}|$ zu nehmen ist (siehe auch Abb. 2.5-1).



Erläuterung der Betriebszustände an einem Beispiel:

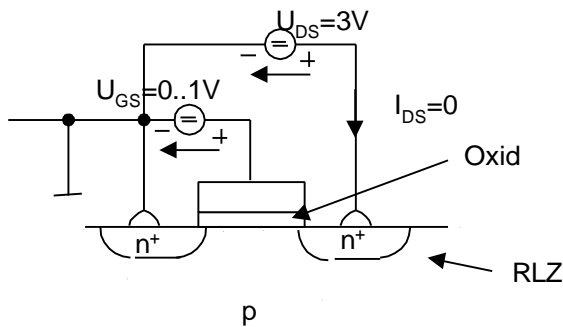


Abbildung 2.5-6: Der Transistor sperrt

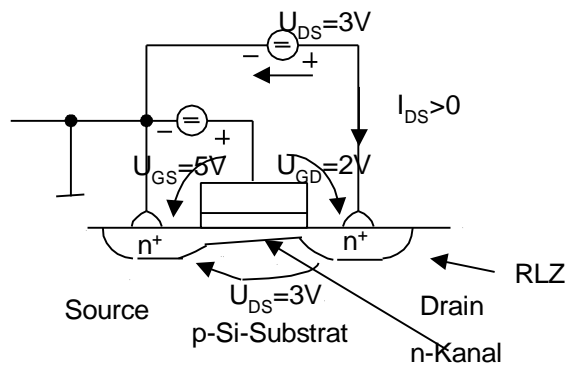
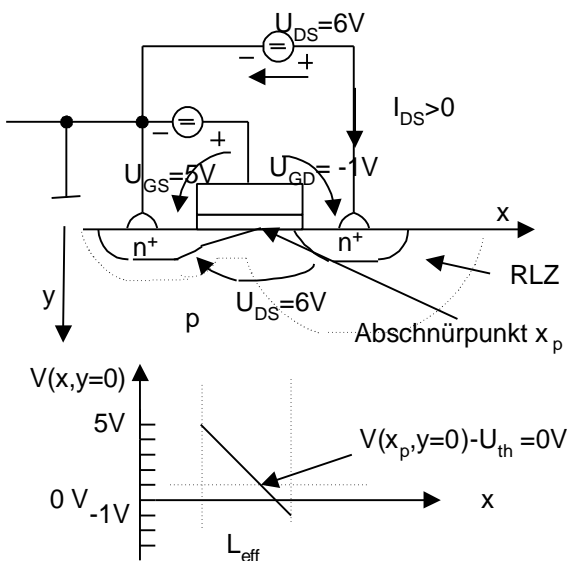


Abbildung 2.5-7: Der Transistor leitet: Widerstandsgebiet



$U_{DS} = 6V > U_{GS} - U_{thn} = 4V$: Sättigungsgebiet.

Auf der Drainseite des Gates beträgt die Potentialdifferenz zwischen Gate und Drain

$U_{GD} = U_{GS} - U_{DS} = -1V < 1V = U_{th}$. Damit reicht dort das Oberflächenpotential $V(x, y=d_{Ox})$ (bzw. die Feldstärke in y-Richtung $E_y(x, y=d_{Ox}) = -\partial V(x, y)/\partial y$) nicht aus, um die Bildung einer Inversionsschicht zu ermöglichen. Der Inversionskanal kann sich nur bis zum Abschnürpunkt x_p ausbilden. Die im Inversionskanal durch das elektrische Feld in x-Richtung beschleunigten Ladungsträger können aber durch die RLZ zum Draingebiet gelangen. Die Stromstärke ist allerdings unabhängig von U_{DS} , da sie nur von der Ladungsträgerdichte im Inversionskanal abhängt.

Abbildung 2.5-8. Der Transistor leitet: Sättigungsgebiet

Im Beispiel wird für die Schwellenspannung $U_{th} = 1V$ angenommen.

$U_{GS} - U_{thn} < 0$: der Transistor sperrt.

Die Potentialbarrieren in den Raumladungszonen der n+p-Übergänge verhindern einen Stromfluß. Bei weiterem Vergrößern von U_{DS} kommen sich die Grenzen der RLZn immer näher. Treffen sie sich, so heben sich die beiden Potentialbarrieren gegeneinander auf und es kommt zu einem Stromfluß zwischen Source und Draingebiet → sog. „punch through“ - Durchbruch. Bei kurzen Kanallängen wird die maximale Drain-Source Spannung durch diesen Durchbruch begrenzt. Sie liegt unter der maximalen Spannung, die zum Durchbruch des Drain n+p-Übergangs (Lawinen- oder Tunneldurchbruch) führen würde.

$0 < U_{DS} = 3V < U_{GS} - U_{thn} = 4V$: Widerstandsgebiet

Auf der Drainseite des Gates beträgt die Potentialdifferenz zwischen Gate und Drain

$U_{GD} = U_{GS} - U_{DS} = (5-3)V = 2V > 1V = U_{th}$. Damit ist über die gesamte Länge des Gates die Bedingung für die Bildung der Inversionsschicht erfüllt. Der n-leitende Inversionskanal verbindet das n-leitende -Source Gebiet mit dem n-leitenden Drain-Gebiet. Zum Substrat hin ist das stromführende Gebiet durch die RLZ isoliert.



Ableitung der Kennlinie

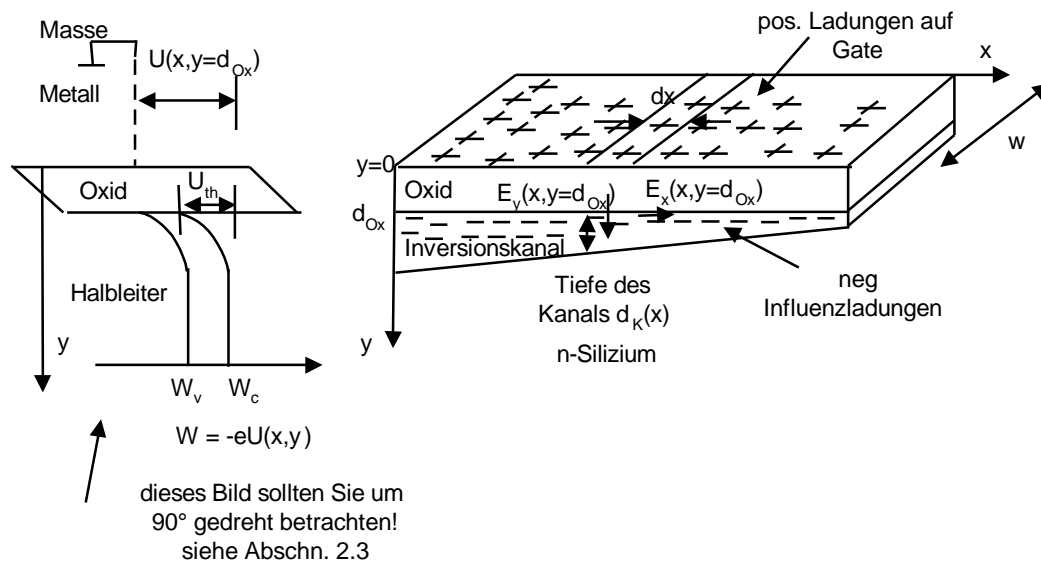


Abbildung 2.5-9: Der Inversionskanal wird durch die Feldstärke in y -Richtung erzeugt, während der Drainstrom von der Feldstärke in x -Richtung angetrieben wird. Das Potential $U(x,y)$ nimmt entsprechend von links nach rechts (x -Richtung) und von oben nach unten (y -Richtung) zu. In der linken Abbildung ist das Bänderschema nach Abschnitt 2.3 - um 90° gedreht - dargestellt.

Zunächst stellen wir über den Gauß'schen Satz einen Zusammenhang zwischen der Ladungsdichte der freien Ladungsträger am Ort x des Kanals und der dort herrschenden Feldstärke her. Der elektrische Fluß aus einem gedachten Volumenelement der Länge dx , der Breite w und der Tiefe $d_K(x)$ ist gleich der eingeschlossenen Ladung: $dV = dx \cdot w \cdot d_K$, $O(dV)$ = Oberfläche des Volumenelementes

$$dQ = \iint_{O(dV)} \mathbf{e}_o \mathbf{e}_{Ox} \cdot \vec{E} \cdot d\vec{A}$$

$$n \cdot e \cdot dV = n \cdot e \cdot d_K(x) \cdot dx \cdot w = \mathbf{e}_o \mathbf{e}_{Ox} \cdot E_y(x, y = d_{Ox}) \cdot dx \cdot w$$

$$n \cdot e \cdot d_K(x) = \mathbf{e}_o \mathbf{e}_{Ox} \cdot E_y(x, y = d_{Ox}) \Rightarrow E_y = \frac{n \cdot e \cdot d_K}{\mathbf{e}_o \mathbf{e}_{Ox}}$$

Diese Feldstärke ist gleich dem Gradienten des Potentials in y -Richtung, den wir aus dem Potentialgradienten im Oxid bestimmen (siehe Abbildung 2.5-9 : Bänderschema links):

$$E_y(x, y = d_{Ox}) = - \left. \frac{\partial U(x, y)}{\partial y} \right|_{y=d_{Ox}} = \frac{U(x, y = 0) - U_{th}}{d_{Ox}}$$

Da das Potential auf Masse bezogen ist, bedeutet darin U die Spannung am Ort x .

Für den Drainstrom ist andererseits die elektrische Feldstärke in x -Richtung verantwortlich, $E_x(x, y = d_{ox})$, die sich aus dem Gradienten des Potentials $U(x,y)$ in x -Richtung bestimmt:

$$E_x(x, y = d_{ox}) = - \left. \frac{\partial U(x, y)}{\partial x} \right|_{y=0} . \text{ Wenn wir damit den Drainstrom berechnen und obige Beziehung}$$

einsetzen, dann ergibt sich eine Differentialgleichung für die Spannung. Berechnet man daraus (durch Trennung der Variablen) die Spannung am Ende des Kanals, so ergibt sich der Zusammenhang $I_{DS} = (U_{GS}, U_{DS})$. Also in Formeln:



$$\begin{aligned}
I_D &= \text{Stromdichte}(x) \cdot \text{Fläche}(x) = \mathbf{k} \cdot E_x \cdot d_K \cdot w = \\
&= n \mathbf{m}_n e E_x \cdot d_K \cdot w = \\
&= w \mathbf{m}_n \cdot n e \cdot d_K \cdot E_x = \\
&= w \mathbf{m}_n \cdot \frac{\mathbf{e}_o \mathbf{e}_{Ox}}{d_{Ox}} (U(x) - U_{in}) \left(-\frac{dU(x)}{dx} \right)
\end{aligned}$$

Wir führen zur Vereinfachung des Schreibaufwandes die Abkürzung für die Prozeßkonstante ein,

$$k_p = \mathbf{m}_n \cdot \frac{\mathbf{e}_o \mathbf{e}_{Ox}}{d_{Ox}}. \text{ Dann ergibt sich die Differentialgleichung für } U(x) \text{ zu}$$

$$-k_p w (U(x) - U_{th}) dU = I_D dx$$

Im **linearen Bereich** wird über die gesamte Länge L integriert,

$$-k_p w \int_{U(0)}^{U(L)} (U - U_{th}) dU = I_D \int_0^L dx, \quad ,$$

wobei als Randbedingungen $U(0) = U_{GS}$ und $U(L) = U_{GD} = U_{GS} - U_{DS}$ einzusetzen sind.

$$\text{Die rechte Seite ergibt: } I_D \int_0^L dx = I_D \cdot L$$

Die linke Seite ergibt:

$$\begin{aligned}
-k_p w \int_{U(0)}^{U(L)} (U - U_{th}) dU &= -k_p w \left[\frac{U^2}{2} - U \cdot U_{th} \right]_{U_{GS}}^{U_{GS} - U_{DS}} = \\
&= -k_p w \left[\frac{(U_{GS} - U_{DS})^2}{2} - (U_{GS} - U_{DS}) \cdot U_{th} - \frac{U_{GS}^2}{2} + U_{GS} U_{th} \right] = k_p w \left[(U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right]
\end{aligned}$$

$$\text{Durch Gleichsetzen folgt das Ergebnis: } \boxed{I_D = \mathbf{m}_n \cdot \frac{\mathbf{e}_o \mathbf{e}_{Ox}}{d_{Ox}} \frac{w}{L} \left[(U_{GS} - U_{th}) U_{DS} - \frac{U_{DS}^2}{2} \right]}$$

Im **Sättigungsbereich** erstreckt sich der Kanal nur bis zum Abschnürpunkt $L_{eff} = x_p$ (effektive Kanallänge). Die Integration der Dgl in diesen Grenzen liefert:

$$-k_p w \int_{U(0)}^{U(L_{eff})} (U - U_{th}) dU = I_D \int_0^{L_{eff}} dx$$

mit den Randbedingungen $U(0) = U_{GS}$ und $U(L_{eff}) = U_{th}$ nach kurzer Rechnung das Ergebnis:

$$\boxed{I_D = \mathbf{m}_n \cdot \frac{\mathbf{e}_o \mathbf{e}_{Ox}}{d_{Ox}} \frac{w}{L_{eff}} \frac{1}{2} [(U_{GS} - U_{th})]^2}$$



Effekte zweiter Ordnung

Vor allem bei kleinen Strukturen $L < 1 \mu\text{m}$ beobachtet man, dass im Sättigungsbereich der Strom als Funktion von U_{DS} nicht konstant bleibt, sondern leicht ansteigt. Dies lässt sich mit der Kanallängenmodulation erklären, die auch schon bei der obigen Ableitung erfaßt wurde. Im Sättigungsbereich ist w/L zu ersetzen durch w/L_{eff} , wobei L_{eff} mit zunehmendem U_{DS} abnimmt. In den Modellgleichungen wird das durch einen Kanallängenmodulationsfaktor λ ($\lambda_n > 0$ und $\lambda_p < 0$) berücksichtigt.

$$I_{Dn} = \frac{1}{2} b_n (U_{GS} - U_{thn})^2 (1 + \lambda_n U_{DS})$$

$$I_{Dp} = -\frac{1}{2} b_{pn} (U_{GS} - U_{thp})^2 (1 + \lambda_p U_{DS})$$

Der Kanallängenmodulationsfaktor kann aus den Kennlinienfeldern grafisch ermittelt werden.

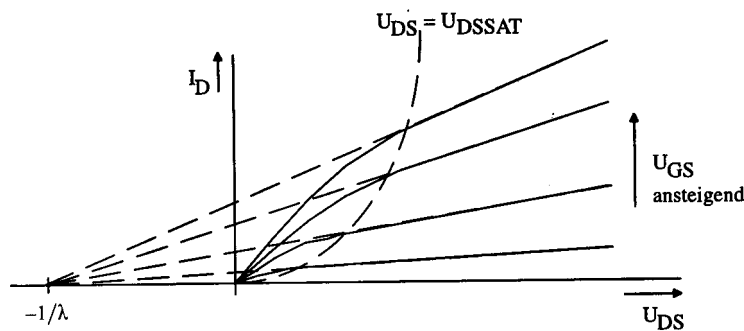


Abbildung 2.5-10: Ansteigen des Stromes mit U_{DS} im Sättigungsgebietes aufgrund Kanallängenmodulation

Kleinsignalersatzschaltbild

Wird der MOSFET in der Analogtechnik (z.B: GaAs –Verstärker) eingesetzt, so ist das Kleinsignalersatzschaltbild von Bedeutung.

$$C_{GS} \approx \frac{\epsilon_0 \epsilon_{ox}}{d_{ox}} w \cdot L$$

Im Sättigungsgebiet ist der Ausgangsleitwert $g_d \approx 0$

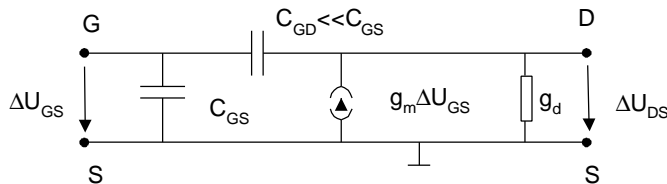


Abbildung 2.5-11: Kleinsignalersatzschaltbild des n-MOSFET



Steilheit

Stromverstärkung

$$g_m = \frac{dI_D}{dU_{GS}} = \mathbf{b}(U_{GS} - U_{th}) =$$

$$\mathbf{m}_n \cdot \frac{e_0 e_{ox}}{d_{ox}} \frac{w}{L} (U_{GS} - U_{th}) =$$

$$= \mathbf{m}_n \cdot C_{GS} (U_{GS} - U_{th}) \frac{1}{L^2}$$

$$V = \frac{dI_D}{dI_G} = \frac{g_m \Delta U_{GS}}{w \cdot C_{GS} \Delta U_{GS}} = \frac{g_m}{w \cdot C_{GS}}$$

Transitfrequenz

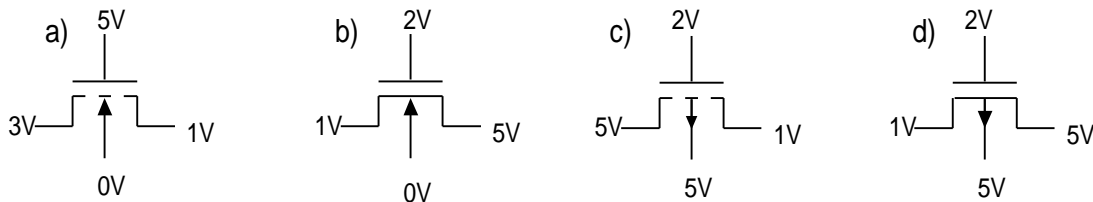
$$V(w_g) = 1 \Rightarrow f_g = \frac{g_m}{2p C_{GS}} = \frac{1}{2p} \frac{\mathbf{m}_n}{L^2} (U_{GS} - U_{th}) \propto \frac{1}{L^2}$$

d.h. die Transitfrequenz kann durch Verkürzung der Gatelänge überproportional gesteigert werden. Grenze bei über $f_g = 100$

GHz.

Beispiele

Für den folgenden Abbildungen ist jeweils ein bestimmter Transistor mit angelegten Spannungen gezeigt. Die Prozeßkonstanten seien $k_n = 10 \mu\text{A}/\text{V}^2$ und $k_p = 3 \mu\text{A}/\text{V}^2$, sowie $(W/L)_n = 1,5$ und $(W/L)_p = 3$. Die Schwellenspannungen der Anreicherungstypen seien $U_{thn} = 1 \text{ V}$, $U_{thp} = -1 \text{ V}$, die der Verarmungstypen seien $U_{thn} = -4 \text{ V}$, $U_{thp} = 4 \text{ V}$. Man berechne jeweils den Strom durch den Transistor.



a) n-Anreicherungstyp. Drain ist links, Source ist rechts. $U_{DS} = 2 \text{ V}$, $U_{GS} = 4 \text{ V}$.
 $U_{GS} - U_{th} = (4-1)\text{V} = 3\text{V} > U_{DS} \rightarrow$ Widerstandsbereich
 $I_{DS} = k_n (W/L)_n [(U_{GS} - U_{thn}) - U_{DS}]/2 = 10 \cdot 1,5 [(3\text{V}) - 2\text{V}]/2 = 7,5 \mu\text{A}$

b) n-Verarmungstyp. Drain ist rechts, Source ist links. $U_{DS} = 4 \text{ V}$, $U_{GS} = 1 \text{ V}$.
 $U_{GS} - U_{th} = (1-(-4))\text{V} = 5\text{V} > 4\text{V} = U_{DS} \rightarrow$ Widerstandsbereich
 $I_{DS} = k_n (W/L)_n [(U_{GS} - U_{thn}) - U_{DS}]/2 = 10 \cdot 1,5 [(5\text{V}) - 4\text{V}]/2 = 7,5 \mu\text{A}$

c) p-Anreicherungstyp. Drain ist rechts, Source ist links. $U_{DS} = -4 \text{ V}$, $U_{GS} = -3 \text{ V}$.
 $|U_{GS} - U_{th}| = |(-3-(-1))\text{V}| = 2 \text{ V} < |-4\text{V}| = |U_{DS}| \rightarrow$ Sättigungsbereich
 $I_{DS} = (1/2)k_p (W/L)_p (U_{GS} - U_{thp})^2 = (3/2)(3)(-2)^2 = 9 \mu\text{A}$

d) p-Verarmungstyp. Drain ist links, Source ist rechts. $U_{DS} = 1 \text{ V}$, $U_{GS} = -3 \text{ V}$.
 $|U_{GS} - U_{th}| = |(-3-4)\text{V}| = 7 \text{ V} > |1 \text{ V}| = |U_{DS}| \rightarrow$ Widerstandsbereich
 $I_{DS} = k_p (W/L)_p [(U_{GS} - U_{thp}) - U_{DS}]/2 = 3 \cdot 3 [(3\text{V}) - 2\text{V}]/2 = 4,5 \mu\text{A}$

