

Projektarbeit TI5/IN4/IN6

ParaNut/RISC-V: Schnelles Prototyping mit Open-Source-Hardware

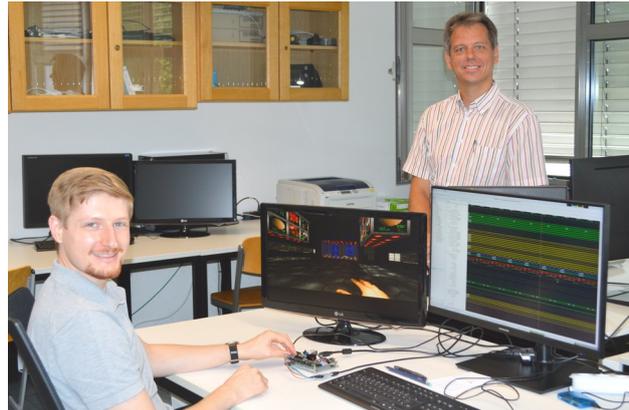


Prof. Dr. Gundolf Kiefer, Felix Wagner, Michael Schäferling (HSA_ired/EES)
In Kooperation mit HSA_funkenwerk

Hintergrund

ParaNut/RISC-V ist ein freier, hochgradig konfigurier- und skalierbarer Prozessor der Hochschule Augsburg, der seit 2010 stetig weiterentwickelt wird.

Studentische Arbeiten wie die Portierung eines klassischen **3D-Shooters** zeigen die **praktische Einsetzbarkeit des ParaNut**. Seit 2020 wird das Projekt auch **regelmäßig in der Lehre** eingesetzt und erlaubt aufgrund der Offenheit als Open-Source-Projekt sehr detaillierte Einblicke in das Hardware-Software-Codesign.



Da die **klassischen Hardware-Beschreibungssprachen VHDL und Verilog gerade bei größeren Projekten an ihre Grenzen stoßen** und einen hohen Entwicklungsaufwand erfordern, findet die Entwicklung im ParaNut-Projekt primär in **SystemC** statt.

Anwendung: Mikrochip für die Blutzuckermessung bei Hunden

Im SoSe 2022 haben **IMS-Studierende** den ParaNut-Prozessor als „Mikrochip-Implantat für die Blutzuckermessung bei Hunden“ wirtschaftlich analysiert. Daraus ergaben sich folgende Einsatzmöglichkeiten:

- Gesundheitszustand des Hundes überwachen
- Aktuellen Aufenthaltsort feststellen
- Mikrochip zum Sammeln von weiteren Gesundheitsdaten
- Mikrochip zum Erkennen von Emotionen



Zudem wurde ein komplettes **Geschäftsmodell** für den ParaNut-Prozessor anhand eines Business-Plans, einer Markt- und Wettbewerbsanalyse, eines Finanzierungsplans usw. erstellt.

Der nächste mögliche Schritt wäre, hierzu **erste Prototypen** zu implementieren.

Ziele des Projektes sind ...

- ... ein einfach zu bedienendes und robustes **Tool und eine Entwicklungsumgebung** für das **schnelle Prototyping für neue Anwendungen** zu schaffen.
- Die Synthese soll vorzugsweise mit **Open-Source-Tools** funktionieren (u.a. [Intel Compiler for SystemC](#), im Backend zum Beispiel Tools des [F4GPA-Projektes](#)).
- ... zur **Demonstration** des Tools eines oder mehrere kleine **Beispiel-Projekte** zu implementieren.

Lernziele

Als Projektteilnehmer ...

- ... erhalten Sie Einblicke in **moderne Methoden der Systementwicklung** und des Hardware-Software-Codesign.
- ... sammeln Sie Erfahrung in der Arbeit mit und für **Open-Source-Projekten**.
- ... können Sie an einem **eigenen RISC-V-Prozessor aktiv mitarbeiten und -gestalten ...**
- ... und dies anhand **realer Geschäftsideen** evaluieren.

Voraussetzungen

- **Interesse an FPGA-Entwicklung**
- **Interesse an freier Hard- und Software**
- **Vorkenntnisse in der FPGA-Entwicklung mit VHDL**
(z.B. aus den Veranstaltungen *Digitaltechnik* oder *Entwurf digitaler Systeme 1*)

Hinweis zur Einarbeitung: Die RISC-V-Architektur, der *ParaNut*-Prozessor und die Entwicklung in *SystemC* werden auch in der parallel laufenden Vorlesung *Entwurf digitaler Systeme 2 (TI5)* behandelt, sodass hier Synergien gegeben sind.

Ansprechpartner für Fragen

- Prof. Dr. Gundolf Kiefer <gundolf.kiefer@hs-augsburg.de>